

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-090263

(43)Date of publication of application : 29.03.1994

(51)Int.Cl.

H04L 27/36

(21)Application number : 05-162018

(71)Applicant : LORAL AEROSPACE CORP

(22)Date of filing : 30.06.1993

(72)Inventor : CHETHIK FRANK

(30)Priority

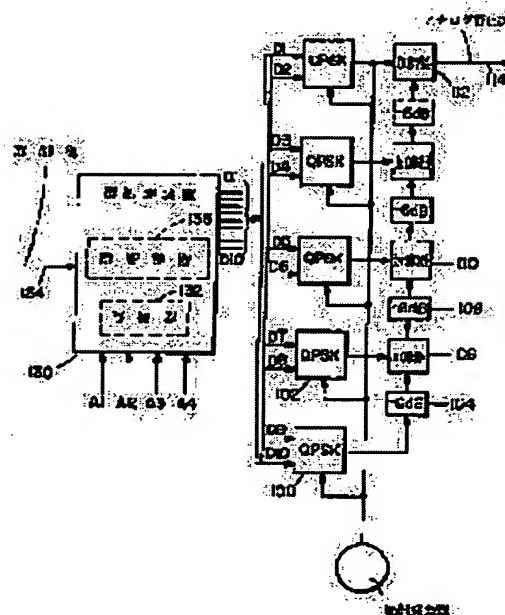
Priority number : 92 907151 Priority date : 01.07.1992 Priority country : US

(54) ADAPTIVE SIGNAL MODULATION SYSTEM

(57)Abstract:

PURPOSE: To provide an adaptive conversion system which converts a digital signal into a cyclic analog signal whose phase and amplitude are changed and sends it on an output line.

CONSTITUTION: An adaptive system includes plural simple quarter phase shift keying(QPSK) modulators, each modulator has plural control digital inputs, and their input states decide which one is outputted among plural phase shift signals. A local oscillator supplies a cyclic sine wave signal to each QPSK modulator, adding circuits 106 and 112 synthesize outputs of modulators and generate an output sine wave signal group that has undergone amplitude shift. The combination of a processor 130/mapping device 132 can convert a 1st digital input set, that corresponds to a control input, into a different digital output set. Thus, the processor 130, for instance, can change an output group according to a control input that represents the state of a transmitting device.



THIS PAGE BLANK (USPTO)

LEGAL STATUS

[Date of request for examination] 10.05.2000

[Date of sending the examiner's decision of rejection] 30.06.2003

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

THIS PAGE BLANK (USPTO)

(19)日本国特許庁 (J P)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開平6-90263

(43)公開日 平成6年 (1994) 3月29日

(51)Int. Cl.⁵

H 0 4 L 27/36

識別記号

庁内整理番号

F I

技術表示箇所

9297-5K

H 0 4 L 27/00

F

審査請求 未請求 請求項の数10 (全 10 頁)

(21)出願番号 特願平5-162018

(22)出願日 平成5年 (1993) 6月30日

(31)優先権主張番号 0 7 / 9 0 7 1 5 1

(32)優先日 1992年7月1日

(33)優先権主張国 米国 (US)

(71)出願人 593048331

ローラル エアロスペース コーポレーション

アメリカ合衆国 10016 ニューヨーク州
ニューヨーク サード アベニュー 600

(72)発明者 フランク チェティック

アメリカ合衆国, カリフォルニア州 943
06, パロ アルト, パロン アヴェニュー,
705

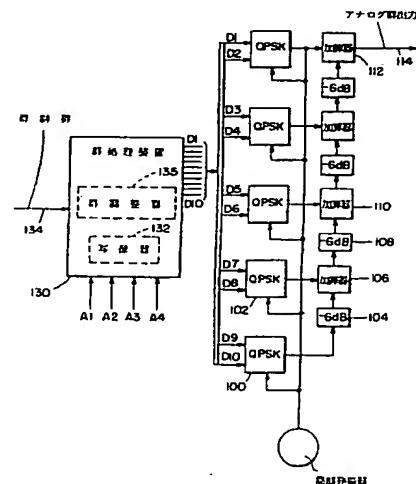
(74)代理人 弁理士 藤村 元彦 (外1名)

(54)【発明の名称】 適応型信号変調システム

(57)【要約】

【目的】 デジタル信号が位相及び振幅が変更された周期性のアナログ信号に変換され、出力ライン上に送出される適応型変換システムを提供する。

【構成】 適応型システムは複数の単純な4分位相偏移 (Q P S K) 変調器を含み、各変調器は複数の制御デジタル入力を持し、その入力状態が複数の位相変位信号の内のどれが出力されるかを決定する。局部発振器が周期性サイン波信号を各Q P S K変調器に提供し、加算回路が変調器の出力を合成し位相及び振幅変位された出力サイン波信号群を生成する。処理装置/写像器の組み合わせが制御入力に応じた第1のデジタル入力セットの異なるデジタル出力セットへの変換を可能にする。こうして処理装置は、例えば伝送装置の状態を表す制御入力に従って出力群を変更することを可能にする。



【特許請求の範囲】

【請求項1】 伝送手段に伝達するために入力デジタル信号を位相及び振幅調整された周期性信号に変換するための適応型のシステムであって、

各変調器が共通の発振手段に接続され複数のデジタル状態入力を有する、前記入力の状態が複数の4分位相変位信号の内のどれが出力されるかを決定する前記複数の4分位相偏移変調器と、

前記変調器の出力をベクトルの的に加算して位相及び振幅変位出力の群の生成を可能にする手段と、

デジタル信号入力のセットを異なるデジタル状態のセットに整合させる写像手段であって、前記デジタル状態が前記4分位相偏移変調器に制御入力として供給され、前記写像手段は複数のデジタル状態のセットを記憶し、前記複数の前記デジタル信号入力を丁度表すのに必要とされる数より大である前記写像手段と、

制御入力に応じて動作し、前記デジタル信号入力のセットにより前記写像手段が前記制御入力に応じてデジタル状態のセットを出力することを可能にする処理装置手段とから成り、前記処理装置手段は前記制御入力に応じて前記デジタル信号入力のセットにより複数のデジタル状態のセットの内の何れを選択することも可能にするものであり、前記ベクトルの加算手段は前記デジタル状態に応じて位相及び振幅変位信号を生成することを特徴とする前記適応型変換システム。

【請求項2】 前記制御入力は前記処理装置手段が前記デジタル信号入力による前記写像手段からの前記デジタル状態を前記伝送手段の信号伝送特性に従って選択することを可能にすることを特徴とする請求項1に記載の適応型変換システム。

【請求項3】 前記処理装置手段は前記ベクトルの加算手段から周期性信号が出力されるように前記制御出力に応じて前記デジタル状態を選択し、前記周期性信号は前記伝送手段の伝送特性を補償するために位相及び振幅が変化されることを特徴とする請求項2に記載の適応型変換システム。

【請求項4】 前記処理装置手段は前記制御入力に応じて前記選択されたデジタル状態を変化させて前記4分位相偏移変調器及び前記ベクトルの加算手段により生成された周期性信号の位相及び振幅を変更する調整手段を含み、前記変更された周期性信号は前記伝送手段の前記伝送特性に従う場合に所望の位相及び振幅特性を有する周期性信号に変換されることを特徴とする請求項3に記載の適応型変換システム。

【請求項5】 前記調整手段は前記写像手段からのデジタル状態出力を調整し、前記伝送手段の非線形伝送特性を補償する補償手段から成ることを特徴とする請求項4に記載の適応型変換システム。

【請求項6】 前記調整手段は前記写像手段からのデジタル状態出力を調整して前記伝送手段の伝送特性から

生じる符号間干渉を最小にするトランスバーサルコライザフィルタ機能部分から成ることを特徴とする請求項4に記載の適応型変換システム。

【請求項7】 前記変調器の出力をベクトルの的に加算する前記手段は複数の加算回路から成り、各加算回路は一つの4分位相偏移変調器の出力と他の4分位相偏移変調器の出力との間に接続され、後者の出力は6 dB減衰されていることを特徴とする請求項1に記載の適応型変換システム。

10 【請求項8】 デジタル信号を位相及び振幅変位したキャリア信号に適応型変換する方法であって、

(a) 複数のデジタル信号対を4分位相変位キャリア信号に変換するステップと、

(b) 前記4分位相変位キャリア信号の一つを減衰させ、減衰されない4分位相変位キャリア信号とベクトルの的に加算するステップと、

(c) ステップ(b)からの前記ベクトルの加算値を減衰させ、他の前記4分位相変位キャリア信号と組み合わせるステップと、

20 (d) 最終加算出力が出力端に発生するまでステップ(b)及び(c)を繰り返すステップと、

(e) 制御信号及び追加のデジタル入力に応じて前記デジタル信号の対の状態を制御して複数の前記追加のデジタル入力により前記制御信号に対応するデジタル信号が生成されることを可能にするステップであり、前記デジタル信号の対の前記制御状態は前記追加のデジタル入力を表すのに必要な数より多く存在する前記制御ステップとからなることを特徴とする変換方法。

30 【請求項9】 前記制御信号は前記位相及び振幅変位されたキャリア信号が通過する伝送装置の状態を表し、前記伝送装置の状態に応じて前記デジタル信号の変更を行うことを特徴とする請求項8に記載の方法。

【請求項10】 前記デジタル信号の対の変更により前記キャリア信号の位相及び振幅変位を行い、該キャリア信号は前記伝送装置を通過した後所望の位相及び振幅特性を示すことを特徴とする請求項9に記載の方法。

【発明の詳細な説明】

【0001】

40 【産業上の利用分野】 本発明は4分増幅変調を用いたデジタル信号変調に関し、特に指令に対して適応してその変調出力を変更するデジタル信号変調器に関する。

【0002】

【従来の技術】 デジタル信号による伝送キャリアの4分増幅変調(QAM)はデジタル変調の公知の方法である。2相状態変調においては、各ビットが、1に対応する値に対する一つの位相、ゼロに対応する値に対する一つの位相から成る2つの基準位相を有しおり、それらの位相は互いに180°変位している。

50 【0003】 4位相QAM(若しくは4分位相偏移変調器、QPSK)においては、キャリア波が二つのビット

がとる値に応じて4つの異なる位相値（互いに 90° 離れている）の各々をとる。かかる4相QAM（QPSK）が図1に示されており、該変調器は4分位相偏移変調（QPSK）回路10を含んでおり、一对のデジタル入力D1及びD2が混合器12及び14にそれぞれ入力されている。また局部発振器16の出力が 90° ハイブリッド回路18に印加され、そこにおいて該出力は混合器12及び14にそれぞれ印加されるサイン及びコサイン値に分離される。混合器12及び14からの出力は加算回路20において加算されてライン22上に出力が発生する。

【0004】入力D1及びD2はQPSK10において2進値1及び0の形をとるが、これらの値はレベルシフタ（図示せず）によってそれぞれデジタル値+1及び-1を示す値d1及びd2に変換される。このようにして加算回路20からの4分位相出力は $d1A\sin\omega t + d2A\cos\omega t$ の形で現れる。図2において、加算回路20から発生する位相は位相ベクトル24、26、28及び30のI/Q表示で表される。もし値d1及びd2がそれぞれ+1及び-1であれば、ライン22上の出力信号は局部発振器16の位相に対して 45° 遅れる。同様に、もしd1及びd2がそれぞれ-1及び+1であれば出力位相は 135° 遅れ、以下同様である。QPSK10はこのようにして入力D1及びD2の値に応じて4つの別々の位相信号を出力する。

【0005】図3において、4つのデジタル入力D1-D4に応じて16の別々の位相及び振幅信号を生成することを可能にするQAMが示されている。ここでは、一对のQPSK変調器30及び32が用いられており、その各々が図1のQPSK10と同様に動作する。しかしながら、この図に示された変調器の場合QPSK32の出力は加算回路36に印加される前に6dB減衰器34に供給されている。その結果発生するライン38上の出力はQPSK変調器30及び32の出力のベクトル加算値であり、図4に示されている。

【0006】一例として、もしQPSK変調器30からの出力がベクトル40で表される位相を有し、QPSK32からの出力がベクトル42で表される位相を有すると、その結果出力ライン38上に現れる信号は点44へのベクトル43で表される位相をもつ。4つのデジタル入力D1-D4の16の状態により16の点の“群”が生成される。各点に引かれたベクトルが、図示されたデジタル入力値に応じた結果の出力信号の位相及び振幅を表している。

【0007】上記の従来技術回路の種々の変更が以下の特許に記述されている。Lods他の米国特許第4、571、549号においては、2進データ信号の列を所定の16の位相及び振幅値に変換する16QAMが示されている。Bremerの米国特許第4、464、767号においては入力2進ビットパターンに応じ、64点群

により画定される位相及び振幅を有する出力信号を発生する複数の同期QAM伝送装置が用いられている。

【0008】またBradleyの米国特許第4、168、397号及びHuleckの米国特許4、804、931号はデジタル信号に応じて複数状態の出力を発生するQAM装置の更に他の例を示している。複数位相の出力を達成するために、Bradleyは8位相PSK変調器について記述しており、Hulickは複数のカスケード接続された結合回路を用いた複数位相4分システムを記述している。Ishioの米国特許第4、039、961号は基準キャリアが受信信号から抽出され、復調のために再生されるように構成された16QAM信号のための復調器を記述している。

【0009】上記の従来技術の全てにおいて、記述された変調器は所定のデジタル入力に応じ、規則的に配列された位相、振幅出力を生成する。その各々の場合において、位相出力はデジタル入力値に応じて予め決められたものである。

【0010】
20 【発明が解決しようとする課題】従って、本発明の目的は適応型であって、伝送システムの素子特性に応じて調整することが可能なQAMシステムを提供することである。本発明の他の目的は適応型であって、所定の制御入力に応じて変換器の出力を調整することが可能なデジタル変調システムを提供することである。

【0011】本発明の更に他の目的はデジタル伝送状態の可能な数を大きく上回る数の出力振幅/位相状態を有し、振幅/位相状態を伝送システムの非線形及び/又は時間分散的要素を補償するように選択することが可能なデジタル変調システムを提供することである。

【0012】
30 【課題を解決するための手段】デジタル信号が位相、及び振幅が変更された周期的アナログ信号に変換され、出力リンク上に置かれる。システムは適応型であり、複数の単純な4分位相偏移変調器を含み、各変調器はその状態が複数の位相変位信号のうちのどれが出力されるかを決定する複数の制御デジタル入力を有する。局部発振器が各QPSK変調器に周期的サイン波信号を供給する。加算回路が変調器の出力を合成して位相及び振幅変位された出力サイン波信号の群を生成する。処理装置/写像器の組み合わせが制御入力に応じたデジタル入力の第1のセットのデジタル出力の他のセットへの変換を可能化する。このようにして処理装置がたとえば伝送機能部分の状態を示す制御入力に応じて出力群の変更を可能にする。

【0013】
40 【実施例】本発明の具体的実施例について以下図面を参照しつつ、詳細に説明する。図5に示された変調器は図3に示された従来技術の変調器に基づいて構成される。
50 図5の回路を構成するQPSK変調器の数必要とされる

出力群の精度に応じて決められる。説明のために、5個のQPSK変調器が示されており、それらは1024個の潜在的に可能な位相-振幅状態(2の10乗)の群を可能化する。各QPSK変調器は二つの2進入力により制御され、10ビットの2進語D1-D10が変調器全体を制御する。

【0014】各QPSK変調器は局部発振器信号を4つの位相状態の内の一つで出力することが可能である。この様にして、QPSK変調器100は、ビットD9及びD10の状態に応じて4つの位相出力内の一つを出力する。同様の方法により、QPSK変調器102は(ビットD7及びD8の状態に依存して)4つの位相状態の内の一つを有する局部発振器周波数信号を発生する。QPSK変調器100の出力は6dB減衰器を通過し、加算回路106においてQPSK変調器102からの出力と(ベクトルの的に)加算される。その結果は6dB減衰器108を通過して加算回路110に伝達され、かかる操作は最後の加算回路(即ち加算回路112)に達するまで繰り返される。ライン114におけるその結果の出力はデータ入力ビットD1-D10の状態に応じた全てのQPSK変調器の加算出力の組み合わせの結果得られる位相-振幅状態群を有する信号を含む。

【0015】一方、4つの2進入力A1-A4が群処理装置130に入力されている。2進入力A1-A4は単に説明の目的で選択されたものであり、図5の回路の動作の為に他の数の2進入力を用いてもよいことが理解されるべきである。群制御入力134が群処理装置130に供給され、写像器132においてデジタル出力D1-D10の1024の可能なビット状態の内のどれが入力A1-A4の種々の状態に応じて指定されるかを制御している。

【0016】知られているように、入力A1-A4の2進値は16の独立したデジタルビットパターンの中のどれをとることも可能である。各ビットパターンは群処理装置130をして写像器132(入力134における指令に応じて)においてビットD1-D10の特定のセットを指定させる。ビットD1-D10の選択された状態によりQPSK変調器の動作が制御され、出力ライン114に特定の位相振幅信号状態が生成される。こうして、入力ラインA1-A4に出現し得る16の状態が16(可能な1024の内の)の独立したビット状態を出力ラインD1-D10に生じさせる。

【0017】図6において、曲線は図5の回路により生成され得る位相振幅ベクトル点の32×32群を示している。各ベクトルはI/Q軸の交点から発し、グラフに表示された格子の交点まで進む。デジタル入力A1-A4(この例において)から生成されたアナログ位相値の視覚的な表示を可能にするために、群における16の別個の点が表示されている。群制御入力134における指令を変更することにより、処理装置130をして写像器

132における入力A1-A4における状態のD1-D10の状態の対応を変化せしめることが可能である。

【0018】こうして、出力ライン114(またはそれに接続された伝送装置)に非線形歪が発生した場合には、そのライン上のアナログ出力(入力A1-A4に対応する)は予測される歪を補償するために再配置される。かかる“再配置”は群処理装置130における群調整機能部分135により達成される。動作調整機能部分135について図7の記述においてさらに説明する。

10 【0019】要約すれば、図5に示された4分位相偏移変調器は1024の位相関係の内の何れかのアナログ出力を提供することができる。これらの位相/振幅関係は入力D1-D10に現れるデジタル値により制御される。入力D1-D10に置かれる特定の2進値が群制御入力134及び写像器132の内容に応じて群処理装置130によって制御される。こうして入力A1-A4の16の状態がD1-D10の1024の値の内の16の何れかに整合され、対応するアナログ位相出力がライン114に出力される。

20 【0020】図7において、図5のシステムが非線形伝送装置と共に用いられる場合が示されており、この場合、非線形伝送装置は概略的に示された進行波管増幅器(TWTA)200である。TWTA200は帯域フィルタ(BPF)202及びそれに続く非線形素子(NLE)204として形成することができる。NLE204がいったん大きな符号間干渉によって歪んだ信号に作用するとその結果生じる性能の低下(ビット誤り率対信号雑音比)は大部分は回復不可能であるため、システムの目的はNLE204への入力における符号間干渉を抑制することである。

30 【0021】群処理装置130内においてはTWTA200の伝送非直線性を克服するために正しく方向付けられた群の生成を可能にする3つの機能が示されている。写像器132は前述の如く、A1-A4入力の図8

(a)に示されたような規則的な(例えば)16のQAM群の内の一つの群点により画定されるベクトルへの最初の写像を提供する。選択されたベクトルの結果得られるデジタル位相及び振幅は非線形補償機能部分210及びトランスバーサルライコライザ212を含む群調整機能部分135に供給される。非線形補償機能部分は、NLE204において発生する非直線性(例えばAM/AM及びAM/PM歪)を補償するように写像器132からの出力を調整することが可能のように予めロードされている。更に詳述すれば、非線形補償機能部分210はNLE204の予測される効果を補償するように写像器132からの位相ベクトルの位相及び振幅を変更する。非線形補償機能部分210からの代表的な変更群出力を図8(b)に示す。

50 【0022】非線形補償機能部分210からの出力はNLE204への入力が符号間干渉が最小になることが可

能になるようにトランスバーサライコライザ212（例えば有限インパルス応答フィルタ）に供給される。トランスバーサライコライザ212内の係数及び遅延は伝送記号速度及びBPF202のパルス応答に応じて選択され予めロードされる。このようにしてNLE204に入力される記号は波形の理想的なサンプリング時点において最小のISIを有することになる。

【0023】トランスバーサライコライザ212は出力の主ベクトルがBPF202の帯域幅に匹敵する場合及びBPF202のパルス応答性が伝送記号の持続時間に匹敵する場合にのみ必要とされる。トランスバーサライコライザ212の入力からBPF202の出力までのシステムの応答はこのように本質的に符号間干渉が全く生じないものとなっている。代表的なトランスバーサライコライザ212からの群出力を図8Cに示す。

【0024】当業者は写像器132及び非線形補償器210の機能部分は、写像機能部分が入力を前もって歪曲したマップに写像することが可能であるため、一つの機能部分に合成することが可能であることに気がつく筈である。この写像機能部分はRAMルックアップテーブルとして具体化することができる。このように、NLE204の特性が部品の経時変化やその他の原因により変動する状況においては、テーブルはそれに適応して変更することができる。

【0025】図8(a)から(e)は図7の点AからEに対応する群を示している。群の例、即ち16QAM、が図8(a)に示されている。非線形補償器210の動作の後、図8(b)の群が得られ、それはもはや以前の16QAMには似ていない。トランスバーサライコライザにより符号間干渉が注入され、その結果図8(c)の群が得られる。BPF200のバンド形状歪を通過した後は群Dが得られる(図8(d))。殆どの符号間干渉が除去されていることが分かる。

【0026】最後にNLE204におけるTWTE非線形歪が前に強制的に付加された群歪を除去し、見慣れた16QAM群が現れる(図8(e))。いくつかの残留群拡散が、特に内側の状態において明らかであるが、これはBPF202のトランスバーサライコライザ補償の不完全性が原因と考えられる。これは、非線形歪がDにおける完全に等化されない群に作用し、また外側の状態に対する低い利得(TWTA飽和まぎわの)に比較して高い内側の状態に対する利得(TWTAにおける小信号)が組み合わされ結果生じたものである。

【0027】点Dは実際には存在せず、仮説的なTWTAモデルにおける概念的なインターフェースであることが認められねばならない。図8(a)から(e)の群を導出するために用いられたTWTA200の非直線性及び帯域形状は図9(a)、(b)、10(a)及び

(b)に示されている。

【0028】

【発明の効果】以上の記述は本発明を説明する目的でのみ記述されたものであることが理解されるべきである。種々の代替物や変更例が本発明から離れることなく当業者によって構成され得る。例えば伝送媒体（フィルタ、伝播媒体）における時間分散的要素の補償は連続するデータ語(A1-A4)を適切なデジタル制御された結合係数と合成し、“共役”符号間インターフェースを生成することによって行うことが可能である。このインターフェース及び媒体出力における結果の信号は符号間干渉が遙かに少なくなる。その結果はこうして処理された信号は、媒体により誘導されたノイズの存在状態での全体的なビットエラーの確率が、この“共役”符号間インターフェースが含まれない場合に比較して低くなることである。従って、本発明は添付のクレームの範囲に属するかかる代替物、変更例及び変形のすべてを含むことを意図するものである。

【図面の簡単な説明】

【図1】従来技術の位相変位変調装置のブロック図である。

【図2】図1の回路からの出力に発生する4相ベクトルを示すベクトル図である。

【図3】従来技術における16QAM回路のブロック図である。

【図4】図3の変調器の動作より生成される16群点を示す位相ベクトル表示である。

【図5】本発明に従って構成されたデジタル信号を位相変位された周期的アナログ信号に変換するシステムのブロック図である。

【図6】図5の回路により生成された位相空間における点群の表示であり、更に4ビット制御入力16の可能な状態に応じて選択された群内の16の点を示している。

【図7】非線形伝送エレメントとともに図5の回路を示している。

【図8】図7の回路の種々の点における位相／振幅群を示している。

【図9】図8の群を得るために用いられた進行波管増幅器の代表的な振幅／位相特性を示している。

【図10】図8群を得るために用いられた進行波増幅器の代表的なAM／PM及びAM／AM歪を示している。

【主要部分の符号の説明】

100、102 QPSK変調器

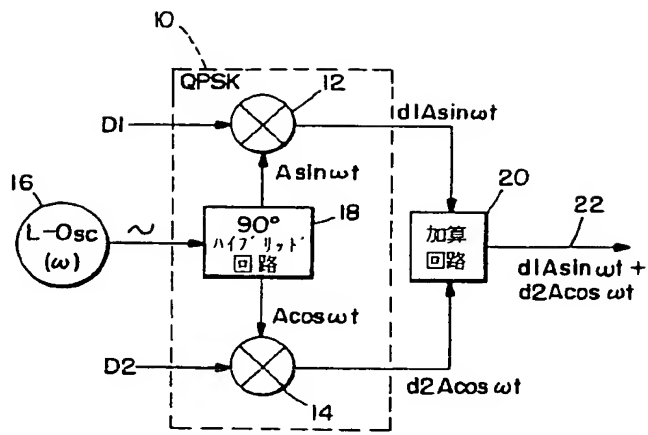
108 減衰器

106、112 加算回路

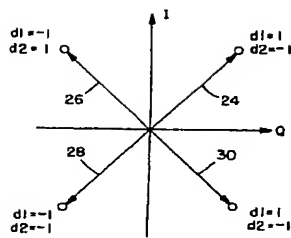
130 群処理装置

132 写像器

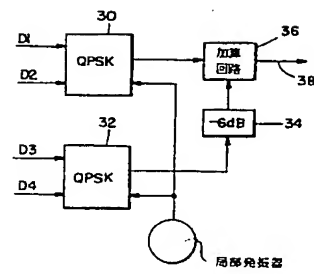
【図1】



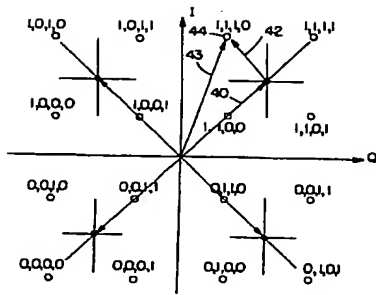
【図2】



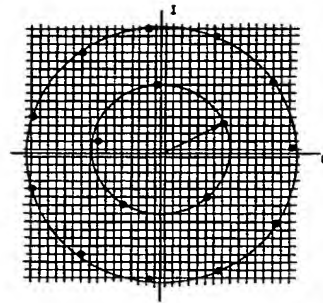
【図3】



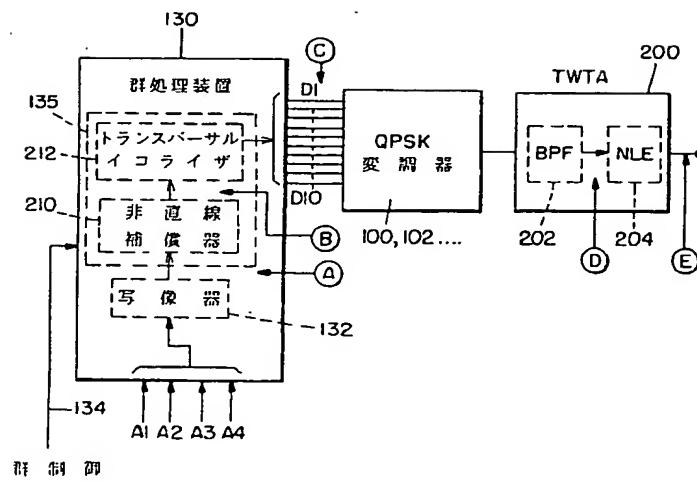
【図4】



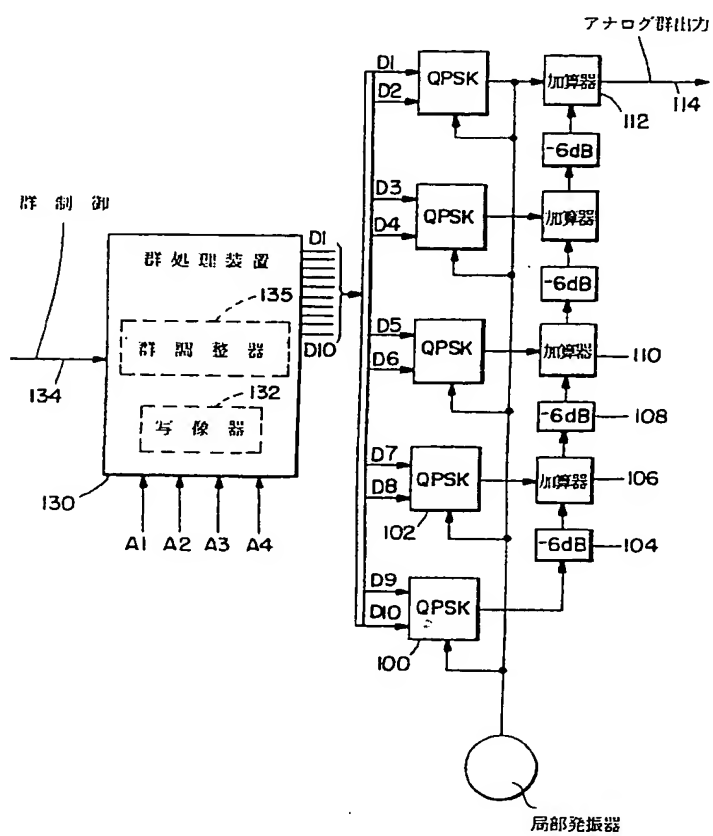
【図6】



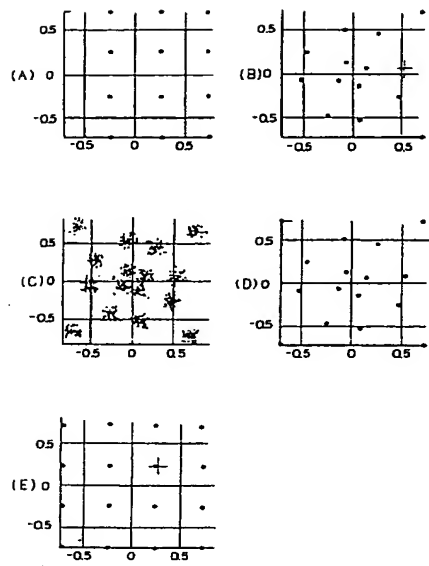
【図7】



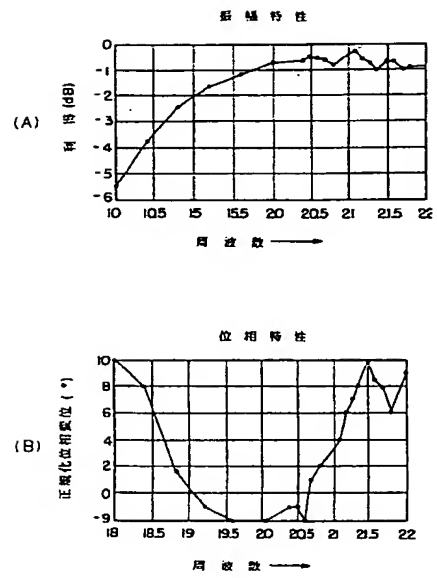
【図5】



【図8】



【図9】



【図10】

